

PREDELAVE SUPERVOZLJA IN POPRAVKI TNCJA

=====

Matjaž Vidmar, S53MV

Ko sem tudi sam z megabitnim TNCjem končno dobil poštenega sogovornika z megabitno radijsko postajo, sem se spet lotil popravljanja SuperVozlja. Podobno je pred leti storil že Marko S57MMK, ko je razvil svojo DMA-SCC kartico, in takrat odkril kar nekaj pomanjkljivosti v megabitnih kanalih SuperVozlja z DMA vmesnikom MC68450. Novi vozlji s procesorjem MC68360 so vsekakor boljša rešitev, ki odpravi večino pomanjkljivosti zastarelega MC68450. Vendar vsi stari vozlji še niso za v smeti in se mi jih zaenkrat še vedno zdi smiselno vzdrževati.

Glavna pomanjkljivost SuperVozlja s procesorjem MC68010 ali MC68020 ter DMA vmesnikom MC68450 je bila od vsega začetka komunikacija med samim mikroprocesorjem ter DMA vmesnikom. Velik del krivde nosijo načrtovalci čipov, ki se znotraj iste družine vezij niso držali pravil, ki so si jih sami postavili. DMA MC68450 zato zahteva bodisi dušilne upore (rešitev S53MV) ali pa zakasnitev določenih signalov (rešitev S57MMK), da pri pogovoru z mikroprocesorjem družine MC680x0 ne pride do prepira.

Nekaj krivde za težave nosimo tudi sami radioamaterji, ki integrirana vezja uporabljamo na nekoliko drugačen način od tistega, kar so si zamislili načrtovalci profesionalnih naprav. Profesionalna vezja so načrtovana za žične zveze ali dupleksne radijske zveze, kjer je šuma malo in so napake pri prenosu podatkov res izjemni dogodki. V amaterskem packet-radio omrežju pa imamo na vhodu sprejemnika najpogosteje šum ali motnje dveh ali več oddajnikov, kar pomeni, da sprejemnik večino časa javlja napake.

Povprečna dolžina okvirja, ki se tvori iz naključnega šuma ali medsebojnih motenj več oddajnikov, znaša komaj kakšnih 15 bajtov. Sprejemnik sicer zazna, da je takšen okvir pokvarjen, a mikroprocesor mora vseeno na novo sprogramirati zaporedni vmesnik, nastaviti kazalce v pomnilniku in še par registrov v DMA vezju, vse to v okviru priprav za sprejem naslednjega okvirja. Obdelava vseh pokvarjenih okvirjev, ki se tvorijo iz šuma ali motenj, predstavlja v slučaju megabitne zveze hudo obremenitev za mikroprocesor, ki mora približno vsakih 25 mikrosekund na novo sprogramirati vsak megabitni kanal.

V prvi izvedbi SuperVozlja z megabitnimi kanali sem zato izbral nekoliko drugačno rešitev. Program v svoji glavni zanki periodično preverja, če je kaj prišlo na DMA kanalih. Pri tem ni potrebno, da je preverjanje zelo pogosto, saj so veljavni okvirji precej daljši od tistih, ki se naključno tvorijo iz šuma ali motenj. Nadalje lahko vse podatkovne okvirje tudi umetno podaljšamo z oddajo daljših repov na koncu. Pri dolžini repov ene milisekunde to pomeni 40-krat manj dela za mikroprocesor kot pa v slučaju proženja na vsak sprejeti okvir.

Težava SuperVozlja je v tem, ker se izvajanje nekaterih podprogramov v glavni zanki lahko precej zavleče, v nekaterih slučajih celo preko 100ms. V vsem tem času sta seveda DMA kanala popolnoma gluha. Podaljševanje repov okvirjev hitro zmanjšuje učinkovitost prenosa: že 1ms dolgi repi predstavljajo podaljšanje najdaljših AX.25 okvirjev za kar 50% pri hitrosti prenosa 1.2288Mbps. Od tod lov za čimhitrejši

mikroprocesor in čimvečje število glavnih zank, da bi bilo izgubljenih okvirjev čimmanj.

Bolj pametna rešitev bi bilo klicanje podprograma, ki preverja sprejem z DMA kanalov, s primerno prekinitvijo, ki jo proži urni števec. S takšno rešitvijo sem dolgo časa okleval, ker kljub obilici urnih števcov v SuperVozlju še vedno zahteva predelavo strojne opreme, se pravi prevezavo prekinitvev. Poseg v strojno opremo pomeni vsaj en planinski izlet (v primeru napak več izletov) za razliko od nalaganja nove inačice programa, ki jo lahko opravimo daljinsko po sami packet-radio zvezi.

Prestavljanje pomembnega podprograma iz glavne zanke na prekinitve hkrati zahteva predelavo mehanizma dodeljevanja in sproščanja pomnilnika, se pravi eno osnovnih in najbolj zahtevnih nalog programa SuperVozelj, v kar se drugi programerji verjetno niso želeli poglobljati. V inačici SVV86 sem prestavil prekinitve SCC kanalov iz INT1,2,3 na INT4,5,6. Nova prekinitve urnega števca gre na zdaj sproščeni INT2. Preverjanje sprejema okvirjev na DMA kanalih ima torej nižjo prioriteto od prekinitvev SCC kanalov, ki se prožijo za vsak sprejeti ali oddani bajt.

Uporabljeni urni števec se nahaja na SCC plošči. Predelave SCC plošče so prikazane na sliki 1. /INT izhodi SCC vezij 8530 so prevezani na prekinitve 4, 5 in 6. Izhod OUT1 števca 8254 krmili dodatni tranzistor (mosfet VN0610L), ker je prekinitveni vhod /INT2 aktiven nizek. Vsi /INTx vhodi imajo sicer "pullup" upore 10kohm proti +5V že na sami CPU plošči SuperVozlja. Frekvenca prekinitvev INT2 je nastavljena na 10kHz, kar daje korak ure SuperVozlja 0.1ms.

Pri vsaki izvršitvi prekinitvenega podprograma INT2 mikroprocesor resetira izhod OUT1. Delovanje prekinitvenega podprograma lahko nadzorujemo preko izhoda OUT0, kjer dajo prekinitvene zahteve deljene z 10000 frekvenco 1Hz. Delovanje programa tako preverimo z voltmetrom oziroma na izhod OUT0 (nožica 10 vezja 8254) priključimo svetlečo diodo preko primerne predupora, kot je to črtkano narisano na sliki 1.

Praktična izvedba opisanih predelav je prikazana na sliki 2. Najprej moramo prestaviti mostičke za prekinitve na ustreznem podnožju 7+7. Nato na spodnji strani tiskanine vgradimo tranzistor VN0610L. Izvor zacinjimo na maso, za vrata in ponor pa uporabimo proste nožice podnožja kot oporišča. Končno vrata tranzistorja povežemo z žico na nožico 13 števca 8254. Namesto mosfeta lahko uporabimo tudi NPN tranzistor tako, da zaporedno z bazo vežemo primeren upor (10kohm).

Žal je mikroprocesor SuperVozlja še vedno prepočasen, da bi preverjal stanje vseh DMA kanalov s frekvenco 10kHz. Program je zato napisan tako, da se preverjanje DMA kanalov proži šele po določenem številu urnih prekinitvev INT2, ki ga določa konstanta "dmaklin". To konstanto je smiselno nastaviti na vrednost 2 za mikroprocesor MC68020 oziroma na vrednost 3 za mikroprocesor MC68010.

Ker traja preverjanje stanja DMA kanalov nekaj več kot 100 mikrosekund, bo mikroprocesor MC68020 to počel s frekvenco 3.3kHz, mikroprocesor MC68010 pa s frekvenco 2.5kHz. Na ta način ostane obema procesorjema dovolj časa, da se ukvarjata še z ostalimi opravili vozlišča. Dolžino repa nastavimo na 500ms, ki predstavlja smiseln kompromis za vso razpoložljivo megabitno packet-radio opremo: nepredelani in predelani SuperVozlji ter DMA-SCC kartice. Novi vozlji z MC68360 in megabitni TNCji bi sicer zmogli še krajše repe.

Ker opisana predelava zahteva poseg v strojno opremo, sem se odločil, da hkrati povečam pomnilnik vozlja na 1Mbyte. Večji pomnilnik je potreben zaradi (neizbežnega) prehoda na daljše okvirje, ki bi precej izboljšali učinkovitost

megabitnih zvez. Smiselna dolžina okvirja je verjetno okoli 1500 bajtov, skladno z drugimi računalniškimi omrežji (ethernet).

Ko sem se že lotil temeljite predelave SuperVozlja, sem poskusil odpraviti tudi druge znane pomanjkljivosti programa, predvsem krmiljenja DMA vezja MC68450. V izvornem vozlju sem moral med oddajo na enem DMA kanalu preprečiti sprejem na drugem DMA kanalu, sicer so se oddani okvirji pokvarili. Vzrok je počasnost vezja MC68450, ki porabi veliko število taktov za prenos bajta med pomnilnikom in zaporednim vmesnikom. Prvi ukrep je bil povečanje takta DMA vezja na vsaj 10MHz, kar omogoča vsaj zasilno delovanje na obeh kanalih hkrati, seveda z obveznimi predelavami DMA-SCC plošče iz CQ ZRS 1/1997.

Drugi nepojasnen pojav je bila povezava med taktom CPU in taktom DMA, ki si je nisem znal razložiti. Marko S57MMK je sicer odkril protiukrep (vstavljanje zakasnitev), ne pa tudi razloga, zakaj so zakasnitve na določenih mestih potrebne. Tudi za ta pojav sem končno izgleda našel razlago: CPU mora pri oddaji okvirja resetirati "TX Underrun/EOM Latch" šele po oddaji prvega bajta, moj izvorni program pa je to storil prehitro. Pojav zavisi od najmanj treh spremenljivk (takt CPU, takt DMA in takt SCC), zato vzroka ni bilo lahko najti! V SVV87 je zato dodana samo ena zakasnitev, ampak tokrat na pravem mestu in težava je odpravljena!

Brezhibno delovanje DMA kanalov je še kako odvisno od takta DMA vezja. Poskusi so pokazali, da se s taktom 10MHz izgubi na oddaji tudi do 20% okvirjev, pri DMA taktu 11MHz pade ta odstotek na 10% in pri taktu 12MHz oddaja končno izgleda brezhibna. Celoten pojav je v SVV87 popolnoma neodvisen od vrste in hitrosti mikroprocesorja, rezultati so popolnoma enaki za 12MHz MC68010 kot za 16MHz MC68020, čeprav je slednji skoraj dvakrat hitrejši.

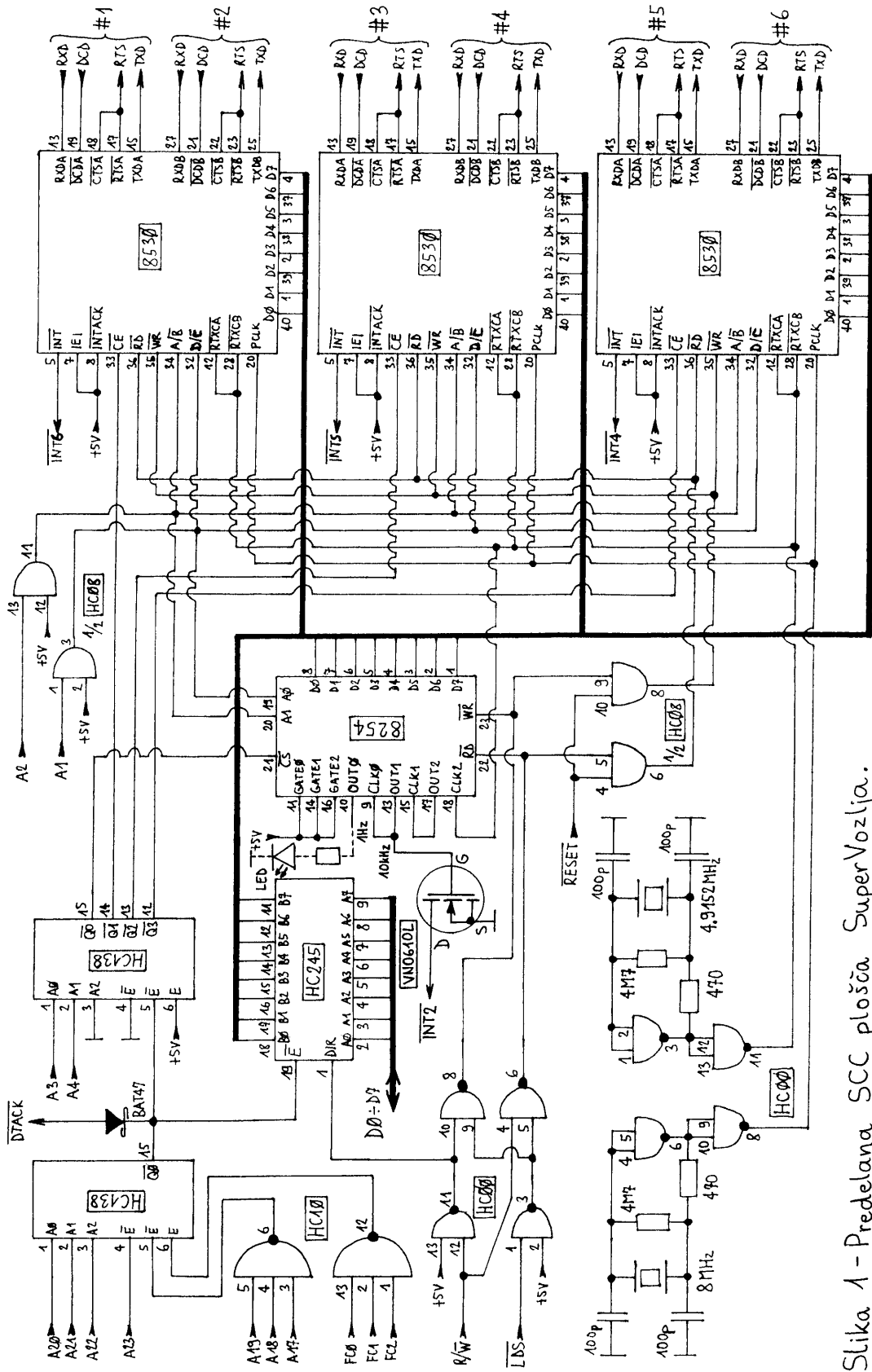
Z vsemi opisanimi predelavami postaneta vrsta mikroprocesorja in število zank skoraj nepomembna. Če ima vozlišče manj kot 10 uporabnikov hkrati, potem je MC68010 povsem zadosti dober in vozlišča nima smisla predelovati na močnejši procesor. Tudi MC68020 se odlično obnese do približno 25 istočasnih uporabnikov in šele pri večjem drenu sploh pride do izraza MC68360.

Pojav, ki si ga še vedno ne znam razložiti, je napačno delovanje DMA-SCC plošče s CMOS izvedbo SCC vezja Z85C30 proizvajalca Zilog. Z NMOS vezji vseh proizvajalcev dela plošča brezhibno, kot tudi s CMOS izvedbo AM85C30 proizvajalca AMD. Zilog-ovi Z85C30 so mi sicer nagajali tudi v megabitnem TNCju, a tu sem uspel najti trik, s katerim se da prepričati k pokorščini tudi najbolj neubogljivi Zilogov Z85C30. S programom sem moral izključiti eno od funkcij vezja, inverter za kristalni oscilator med nožicama RTxC in SYNC, ki je megabitni TNC sicer ne uporablja.

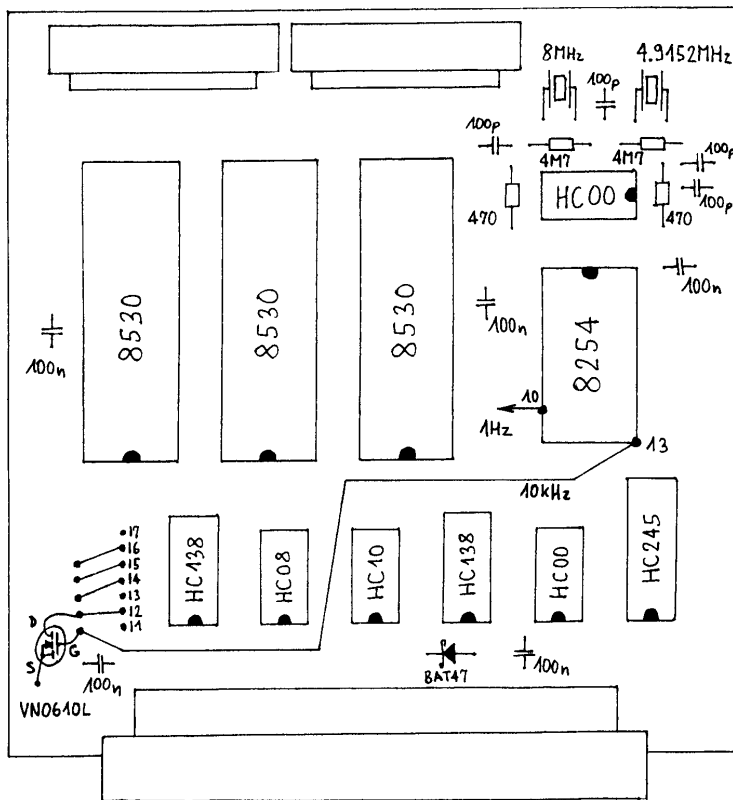
V opisu hitrejšega RS-232 vmesnika je Simon S56JSC našel napako. Električni načrt v CQ ZRS 5/2000 je narisano pravilno, na razporeditvi delov na tiskanem vezju pa je namesto PNP tranzistorja BC327 napačno vrisano NPN tranzistor BC337. Vezje jasno ne more delati, če zamenjamo PNP tranzistor z NPN. Popravljen razporeditve sestavnih delov hitrejšega RS-232 vmesnika je prikazana na sliki 3.

Seznam slik:

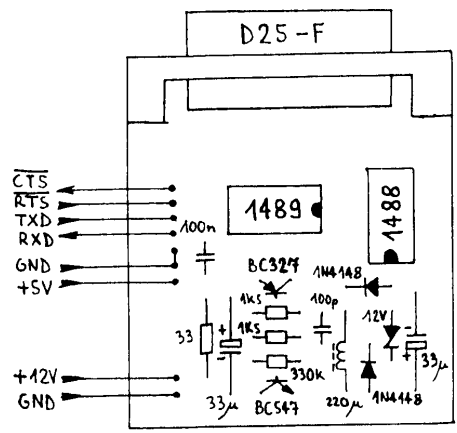
- Slika 1 - Predelana SCC plošča SuperVozlja.
- Slika 2 - Razporeditev delov, mostički in prevezave.
- Slika 3 - Razporeditev delov hitrejšega RS-232 vmesnika.



Slika 1 - Predelana SCC plošča SuperVozlja.



Slika 2 - Razporeditev delov, mostički in prevezave.



Slika 3 - Razporeditev delov hitrejšega RS-232 vmesnika.